

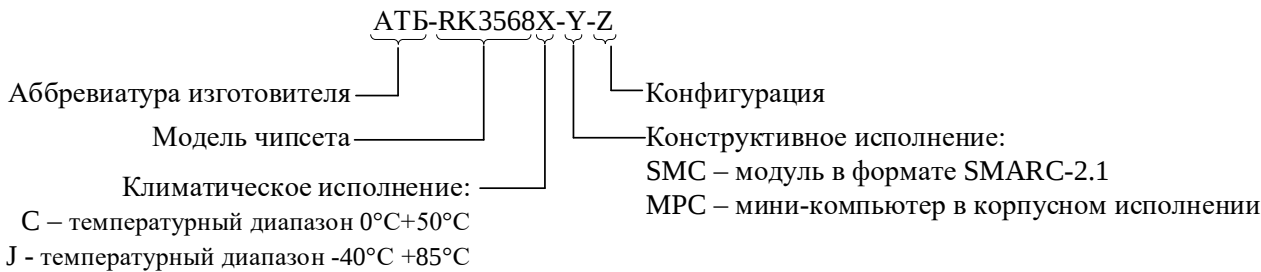
Описание модуля процессорного АТБ-RK3568J(C)-SMC.

rev 2.2 / rev 2.1 / rev 2.0

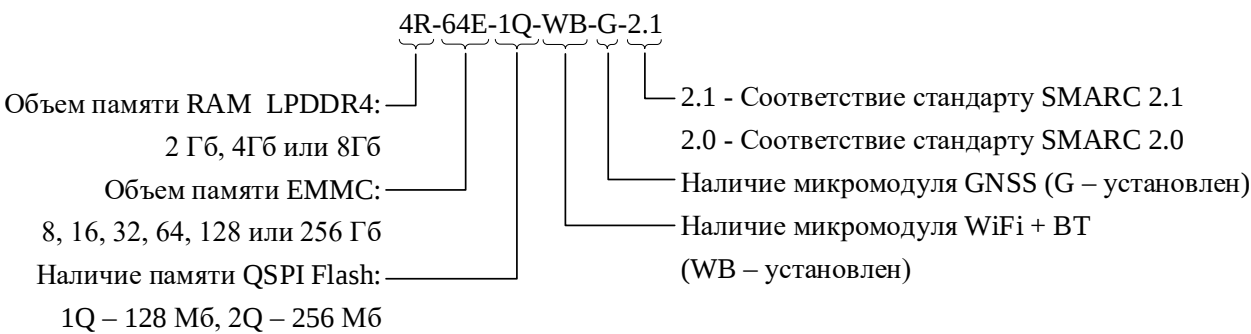
Настоящее описание предназначено для изучения принципов работы, правильной и безопасной эксплуатации и использования технических возможностей устройств:

- 1. Модуль процессорный АТБ-RK3568C-SMC АНПБ.466216.003
- 2. Модуль процессорный АТБ-RK3568J-SMC АНПБ.466216.003-01 (далее по тексту – устройства).

Модификации устройства указываются в наименовании согласно следующей структуре:



Конфигурация (буква Z – см. структуру выше) устройства может состоять из следующих значений:



Устройства должны эксплуатироваться пользователями, изучившими данное описание и руководство по эксплуатации АНПБ.466216.003РЭ.

1. Изменения АТБ-RK3568J-SMC rev 2.2 относительно rev 2.1

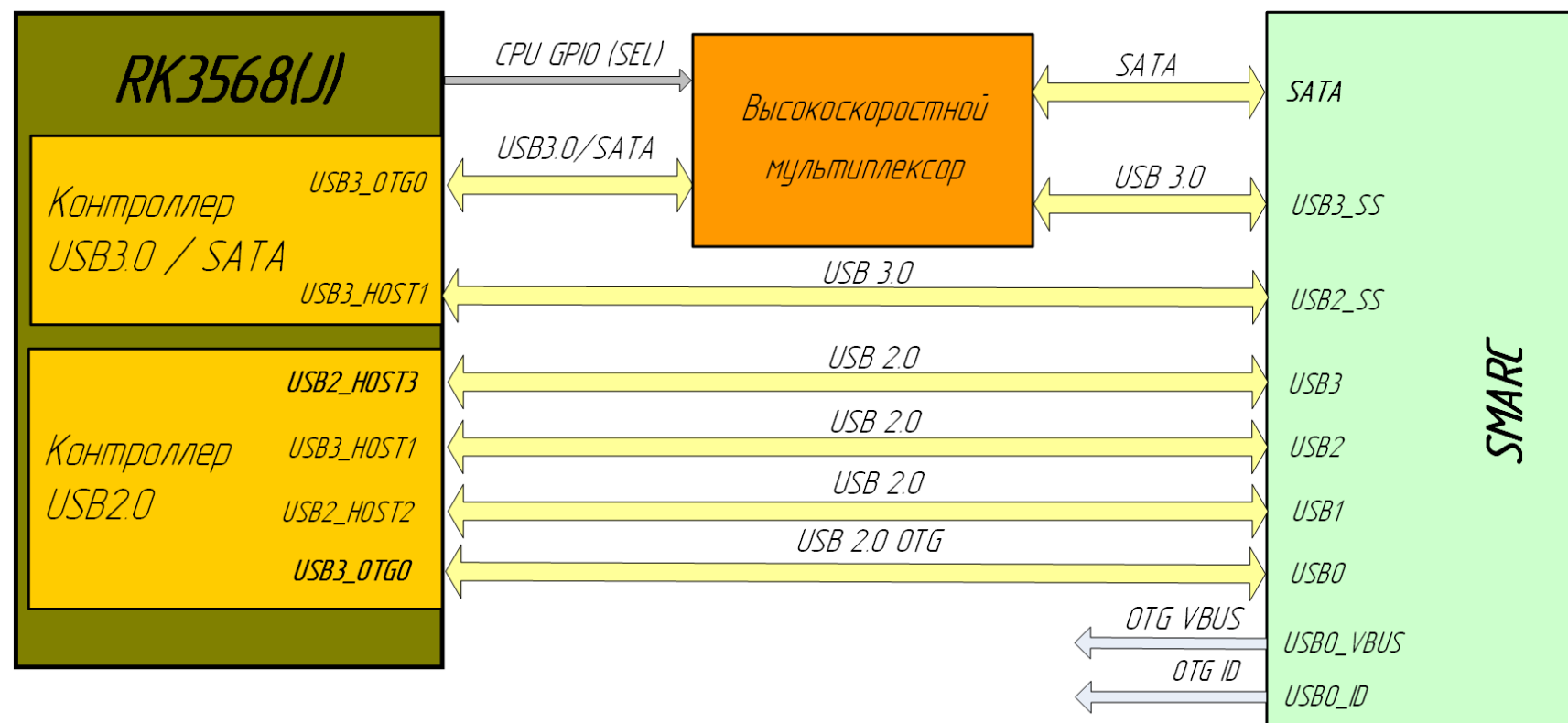
№	Изменение	Примечание
1	EEPROM D23 (EEPROM на I2C_GP (S48, S49)) убрано из базового исполнения (ставится опционально). Подтяжку R278 (write protect D23) заменили с 10K на 4.7K.	Функционал для хранения серийного номера перенесен в BMC
2	OTG Убрали схему отключения OTG (VT15, R264) - корректировка для совместимости со сторонними носителями.	-
3	Ethernet Убирали R10 и R11 для работы сетевых каналов на носителе. Выводы P28 и S28 теперь не подключены.	-
4	Функция Software Power Off VT17 (BSS138BK) и R280 (4,7K) добавили	-

2. Изменения модуля процессорного АТБ-RK3568-SMC ревизии 2.1/2.2 относительно ревизии 2

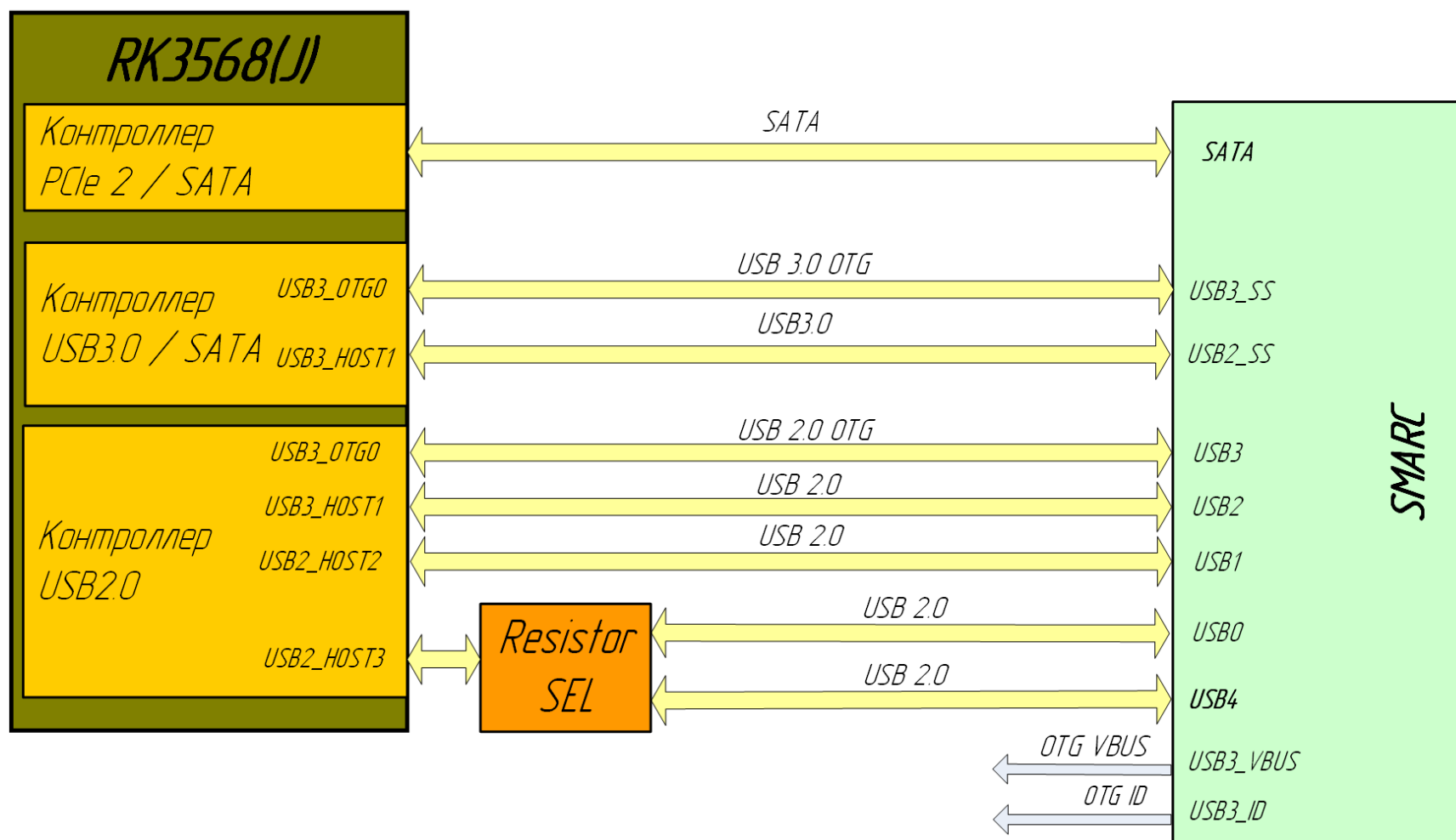
Rev 2			Rev2.1/2.2			Примечание
Вывод SMARC	Цепь	Вывод процессора	Вывод SMARC	Цепь	Вывод процессора	
P143	CAN1_TX	E18	P143	CAN2_TX	V5	
P144	CAN1_RX	D18	P144	CAN2_RX	V6	
P145	CAN2_TX	V5	P145	CAN1_TX	E18	По умолчанию для rev 2.1/2.2 CAN (P145, P146) недоступен Заказная опция вместо CSI0_I2C (S5, S6)
P146	CAN2_RX	V6	P146	CAN1_RX	D18	
S5	CSI0_I2C_SCL	BMC I2C_SCL	S5	CSI0_I2C_SCL	E18	Доступен по умолчанию. Недоступен для модулей rev 2.1/2.2, заказанных с опцией CAN1 (P145, P146)
S6	CSI0_I2C_SDA	BMC I2C_SDA	S6	CSI0_I2C_SDA	D18	
S107	LCD_BKLT_EN	AH6	S107	LCD1_BKLT_EN	G23	
S127	LCD_BKLT_EN	AH6	S127	LCD0_BKLT_EN	AH6	
P48	SATA_TXP	W27	P48	SATA_TXP	T28	В rev 2.1/2.2 мультиплексирован с SMARC USB3 (S62-S66). Программное управление вывод процессора AG25 GPIO0_A7_U (0 – SATA, 1 - USB) По умолчанию - USB
P49	SATA_TXN	W28	P49	SATA_TXN	T27	
P51	SATA_RXP	Y27	P51	SATA_RXP	R28	
P52	SATA_RXN	Y28	P52	SATA_RXN	R27	
S81	NC	NC	S81	PCIE20_TXP	W27	
S82	NC	NC	S82	PCIE20_TXN	W28	
S78	NC	NC	S78	PCIE20_RXP	Y27	
S79	NC	NC	S79	PCIE20_RXN	Y28	
S68	USB_OTG_DP	P27	S68	USB_H3_DP	T2	
S69	USB_OTG_DM	P28	S69	USB_H3_DP	T1	
P60	USB_H3_DP	T2	P60	USB_OTG_DP	P27	
P61	USB_H3_DP	T1	P61	USB_OTG_DM	P28	
S37	USB3_OTG_VBUS	M24	S37	NC	NC	
S104	USB3_OTG_ID	L23	S104	NC	NC	
P63	NC	NC	P63	USB_OTG_VBUS	M24	
P64	NC	NC	P64	USB_OTG_ID	L23	

- 1. CAN2 в rev2.1 не подключен к процессору по умолчанию. Выводы процессора задействованы на I2C3 для интерфейса SMARC CSI0.
В случае вывода второго CAN интерфейс I2C для CSI0 будет отключен (заказная аппаратная опция)
- 2. USB OTG (Host/ Device) перенесен с SMARC USB3 на SMARC USB0.
- 3. Добавлена EEPROM AT24C16M5 подключена к I2C_GP (S48, S49).
- 4. Добавлена опциональная возможность варианта конфигурации PCIe 3.0 в режиме EndPoint.
- 5. Выведен PCIe 2.0 на PCIE_C вместо SATA.
- 6. SMARC SATA (P48, P49, P51, P52) мультиплексирован с SMARC USB3 (S62, S63, S65, S66) (программное мультиплексирование).
- 7. Кварцевый резонатор CPU_CLK (50 pps) заменен на генератор с точностью 10 pps

РЕВИЗИЯ 2.1 с новыми изменениями



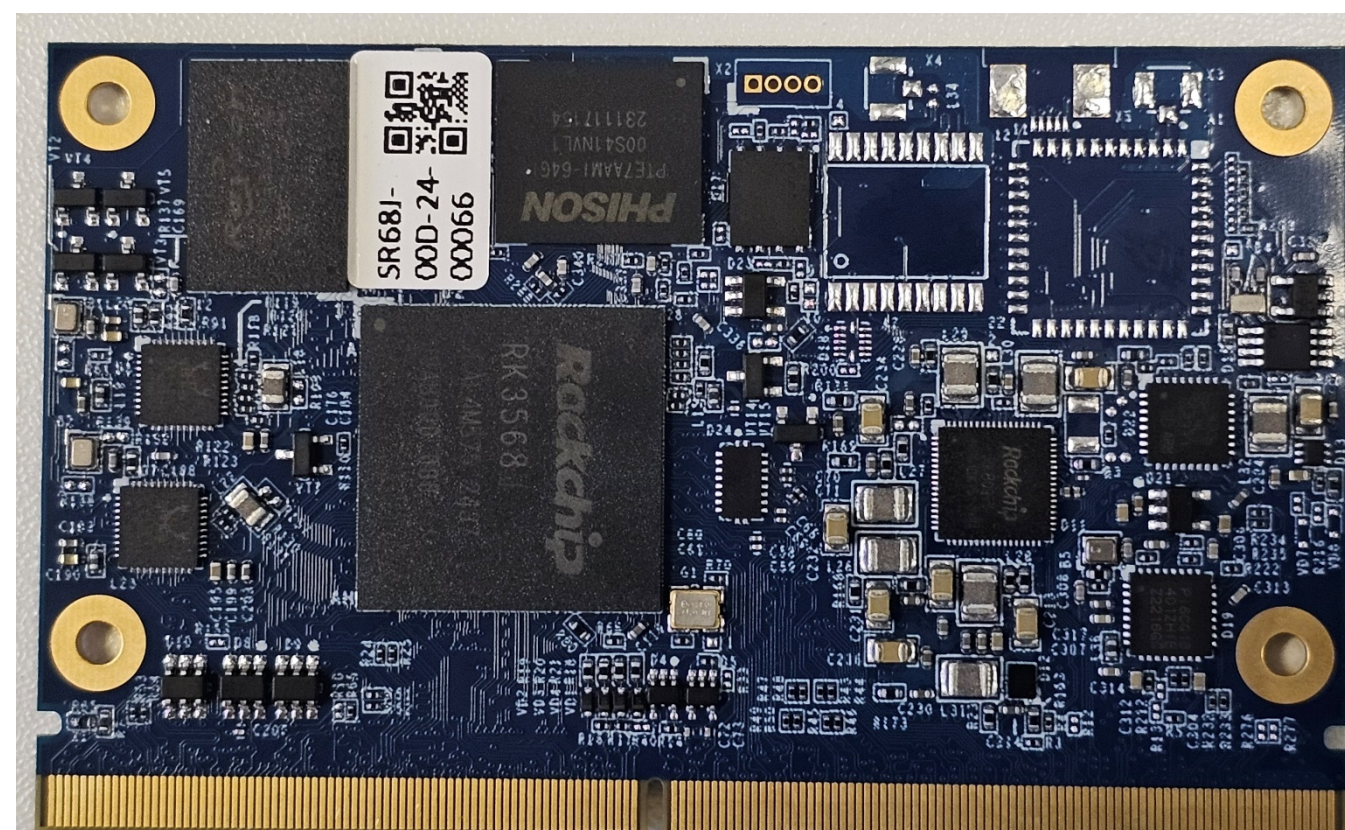
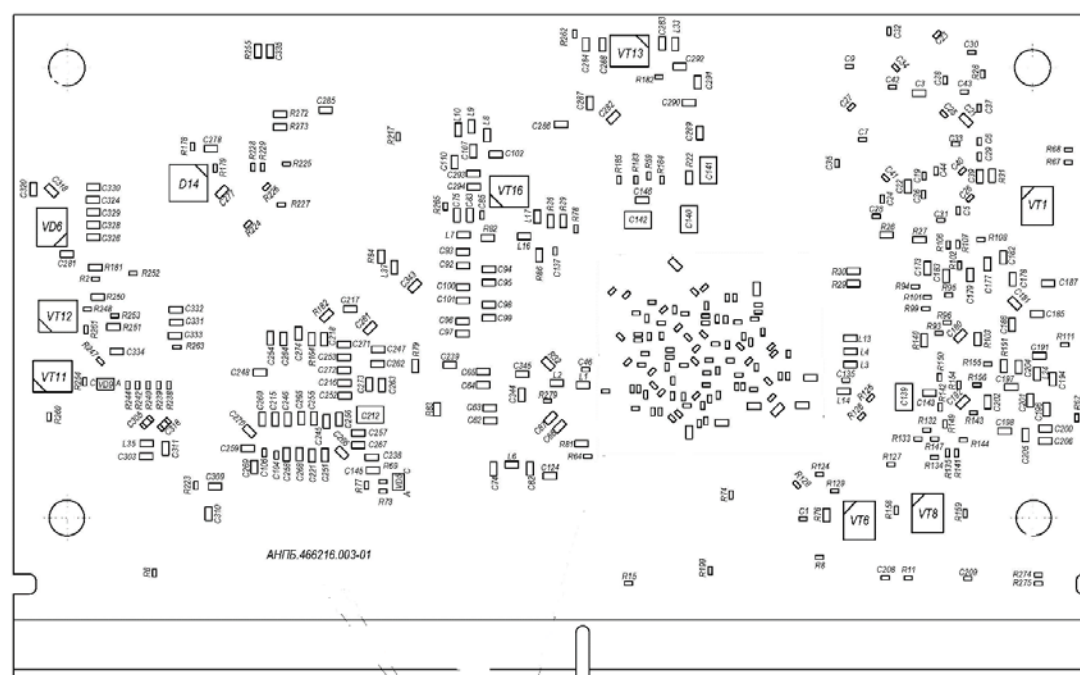
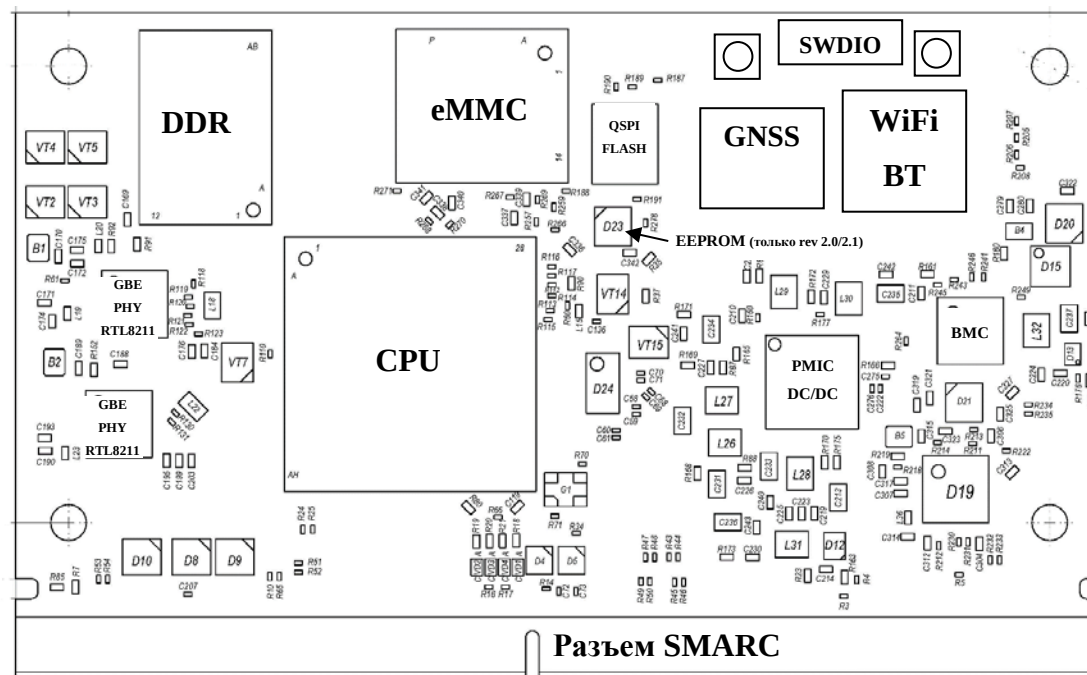
РЕВИЗИЯ 2



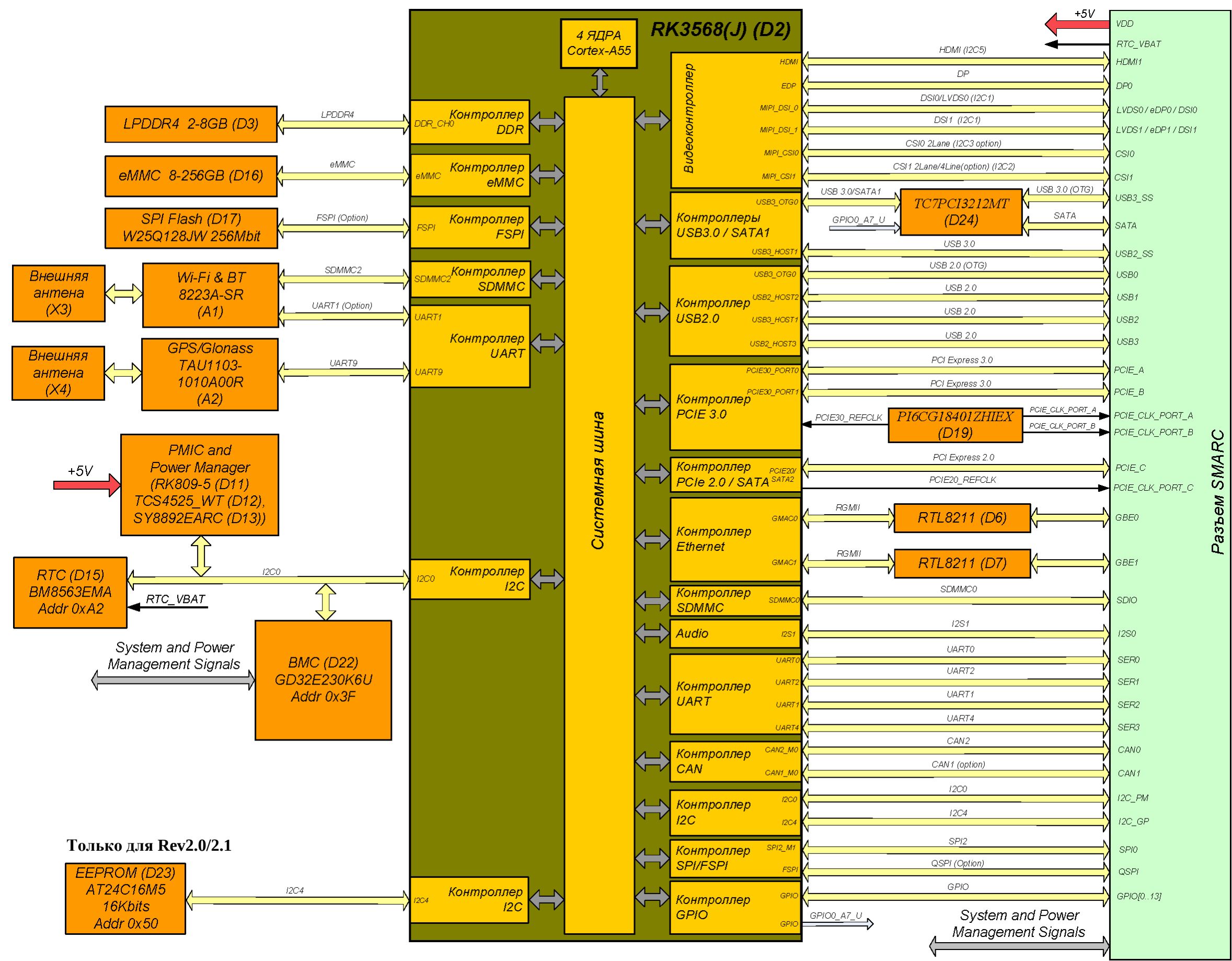
Технические характеристики rev 2.1/2.2

Наименование параметра	Значение
Процессор	АТБ-RK3568C-SMC - Rockchip RK3568 АТБ-RK3568J-SMC - Rockchip RK3568J 4 ядра Cortex-A55 2 ГГц
Оперативная память	LPDDR4 – от 2 до 8 Гб (определяется заказом, 4Гб – по умолчанию)
Встроенные накопители данных	eMMC Flash – от 8 до 256 Гб (определяется заказом, 64Гб – по умолчанию) QSPI Flash – 128 Мб-256 Мб (определяется заказом, 128Мб – по умолчанию)
Интерфейсы	1 x USB 3.0 / 1 x SATA (программная опция, определяется DTS, 1 x USB 3.0 – по умолчанию) 1 x SDIO 2 x 1 GB Ethernet (RTL8211 + MAC CPU) 2 x PCIe 3.0 (2 x 1 Lane или 1 x 2 Lane) (функционал PCIe EndPoint – аппаратная опция) 1 x PCIe 2.0 2 x CSI x 2 lane / 1x CSI x 4 lane (Video In) (аппаратная опция, 2 x CSI x 2 lane – по умолчанию) 2 x 2-wire UART 2 x 4-wire UART / 1 x 4-wire UART (аппаратная опция, 2x4-wire UART по умолчанию, 1x4-wire UART с опцией WiFi) 1 x USB 3.0 Host 3 x USB 2.0 Host 1 x USB 2.0 Host / Device (программная опция, определяется DTS, аппаратное переключение OTG не поддерживается) 1 x CAN 1 x I2C (CSI0) / 1 x CAN (аппаратная опция, 1 x I2C (CSI0) – по умолчанию) 2 x I2C 1 x SPI 1 x QSPI (аппаратная опция, доступна в случае, если не монтируется QSPI Flash) 14 x GPIO (SMARC Control & Status Signals, 2 x PWM, GPIO)
Беспроводные интерфейсы и навигация	WiFi IEEE 802.11a/b/g/n/ac; Bluetooth 5.0 (аппаратная опция, по умолчанию без) GNSS модуль (TAU1103-1010A00R) (аппаратная опция, по умолчанию без)
Видео интерфейс	GPU - Mali-G52 2EE с поддержкой OpenGL ES 1.1/2.0/3.2, OpenCL 2.0, Vulkan 1.1, 0.8 TOPS NPU для ускорения AI Decoder: H.265/H.264 - 4096x2304@60fps Encoder: H.265/H.264 - 1920x1080@60fps HDMI (1080p@120 Гц и 4096x2304@60 Гц) DP (2560x1600@60 Гц) (поддержка зависит от ядра ОС) Dual DSI / 1 x Single LVDS и Single DSI (программная опция, определяется DTS)
Аудиоинтерфейс	1 x I2S
Прочие ЭРИ	Часы реального времени (BM8563EMA)
Системное время	Точность 10pps
Внешние разъемы	Краевой разъем в соответствии со стандартом SMARC 2.1 / 2.0
Электропитание	5 В (10 Вт), + 3.3 В - RTC (0.1 Вт)
Охлаждение	Пассивное (безвентиляторное). Переходная пластина SMARC предоставляется дополнительно
Стандарт	SMARC 2.1 / 2.0
Габаритные размеры (формфакор)	82x50 мм (стандарт SMARC)
Диапазон рабочих температур	АТБ-RK3568C-SMC: от 0С° до +70С° АТБ-RK3568J-SMC: от -40С° до +70С° (+85С° в случае не более 70% вычислительной нагрузки на ядра CPU и отключенном GPU)
Программное обеспечение	Загрузчик Uboot / UEFI с подготовкой к установке ОС: AltLinux, AstraLinux, custom Linux, Android

Чертеж модуля rev 2.1/2.2



Функциональная схема модуля ATB-RK3568C(J)-SMC rev2.1/2.2



Описание контактов разъема SMARC и выводов процессора модуля ATB-RK3568C(J)-SMC rev 2.2/2.1.

Выводы интерфейса HDMI

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P101	HDMI_CLKP	AH19	HDMI_TX_CLKP	O LVDS HDMI		HDMI differential clock pair
P102	HDMI_CLKN	AG19	HDMI_TX_CLKN			
P98	HDMI_D0P	AG20	HDMI_TX_D0P	O LVDS HDMI		HDMI differential data pair 0
P99	HDMI_D0N	AH20	HDMI_TX_D0N			
P95	HDMI_D1P	AG21	HDMI_TX_D1P	O LVDS HDMI		HDMI differential data pair 1
P96	HDMI_D1N	AH21	HDMI_TX_D1N			
P92	HDMI_D2P	AG22	HDMI_TX_D2P	O LVDS HDMI		HDMI differential data pair 2
P93	HDMI_D2N	AH22	HDMI_TX_D2N			
P104	HDMI_HPD	AB18	HDMI_TX_HPDIN	I 1.8V		HDMI Hot plug active high detection signal that serves as an interrupt request
P105	HDMI_SCL	AG8	HDMITX_SCL/I2C5_SCL_M1/GPIO4_C7_U	I/O 1.8V OD		I2C clock line dedicated to HDMI
P106	HDMI_SDA	AG7	HDMITX_SDA/I2C5_SDA_M1/GPIO4_D0_U	I/O 1.8V OD		I2C data line dedicated to HDMI
P107	DP1_AUX_SEL	AE26	GPIO0_D3_D	I 1.8V		НЕ РЕАЛИЗОВАНО по стандарту SMARC РЕАЛИЗОВАНО как GPIO

Выводы интерфейса DP++

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S93	DP_D0P	J28	EDP_TX_D0P	O LVDS DP		DisplayPort differential data pair 0
S94	DP_D0N	K27	EDP_TX_D0N			
S96	DP_D1P	K28	EDP_TX_D1P	O LVDS DP		DisplayPort differential data pair 1
S97	DP_D1N	L27	EDP_TX_D1N			
S99	DP_D2P	L28	EDP_TX_D2P	O LVDS DP		DisplayPort differential data pair 2
S100	DP_D2N	M27	EDP_TX_D2N			
S102	DP_D3P	M28	EDP_TX_D3P	O LVDS DP		DisplayPort differential data pair 3
S103	DP_D3N	N27	EDP_TX_D3N			
S105	DP_AUXP	L25	EDP_TX_AUXP	I/ O LVDS 3.3V DP		DisplayPort auxiliary differential pair. Used for link management and device control
S106	DP_AUXN	M25	EDP_TX_AUXN	I/ O LVDS 3.3V DP		
S98	DP_HDP	AG23	PWM3_IR/EDP_HPDIN_M1/PCIE30X1_WAKEN_M0/MCU_JTAG_TMS/GPIO0_C2_D	I CMOS 1.8V		DisplayPort Hot Plug Detect
S95	DP0_AUX_SEL	A21	I2S1_SDO3_M0/I2S1_SDI1_M0/PDM_SDI1_M0/PCIE20_PERSTN_M2/GPIO1_B2_D	I CMOS 1.8V		НЕ РЕАЛИЗОВАНО по стандарту SMARC РЕАЛИЗОВАНО как GPIO

Выводы интерфейса MIPI DSI Display

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S134	DSI0/LVDS_CLKP	AH15	MIPI_DSI_TX0_CLKP/LVDS_TX0_CLKP	O LVDS		Primary LVDS Channel Differential Pair Clock Lines
S135	DSI0/LVDS_CLKN	AG15	MIPI_DSI_TX0_CLKN/LVDS_TX0_CLKN			
S125	DSI0/LVDS_D0P	AH17	MIPI_DSI_TX0_D0P/LVDS_TX0_D0P	O LVDS		Primary LVDS Channel Differential Pair Data Lines 0
S126	DSI0/LVDS_D0N	AG17	MIPI_DSI_TX0_D0N/LVDS_TX0_D0N			
S128	DSI0/LVDS_D1P	AH16	MIPI_DSI_TX0_D1P/LVDS_TX0_D1P	O LVDS		Primary LVDS Channel Differential Pair Data Lines 1
S129	DSI0/LVDS_D1N	AG16	MIPI_DSI_TX0_D1N/LVDS_TX0_D1N			
S131	DSI0/LVDS_D2P	AH14	MIPI_DPHY0_TX_D2P/MIPI_CPHY0_TX_TRIO2_B	O LVDS		Primary LVDS Channel Differential Pair Data Lines 2
S132	DSI0/LVDS_D2N	AG14	MIPI_DSI_TX0_D2N/LVDS_TX0_D2N			
S137	DSI0/LVDS_D3P	AH13	MIPI_DSI_TX0_D3P/LVDS_TX0_D3P	O LVDS		Primary LVDS Channel Differential Pair Data Lines 3
S138	DSI0/LVDS_D3N	AG13	MIPI_DSI_TX0_D3N/LVDS_TX0_D3N			
S133	LCD0_VDD_EN	AB9	GPIO4_D2_D	O CMOS 1.8V		Primary Panel Power Enable
S127	LCD0_BKLT_EN	AH6	HDMITX_CEC_M0/SPI3_CS1_M1/GPIO4_D1_U	O CMOS 1.8V		Primary Panel Backlight Enable
S141	LCD0_BKLT_PWM	AH26	PWM0_M0/CPUAVS/GPIO0_B7_D	O CMOS 1.8V		Primary Panel Brightness Control
S144	DSI0_TE	D20	I2S1_SDO1_M0/I2S1_SDI3_M0/PDM_SDI3_M0/PCIE20_CLKREQ_N_M2/ACODEC_DAC_DATAR/GPIO1_B0_D	I CMOS 1.8V	1M PD	Primary DSI Panel Tearing Effect Signal
S108	DSI1/LVDS_CLKP	AD15	MIPI_DSI_TX1_CLKP	O LVDS		Secondary DSI Panel Differential Pair Clock Lines
S109	DSI1/LVDS_CLKN	AE15	MIPI_DSI_TX1_CLKN			
S111	DSI1/LVDS_D0P	AD18	MIPI_DSI_TX1_D0P	O LVDS		Secondary DSI Panel Differential Pair Data Lines 0
S112	DSI1/LVDS_D0N	AE18	MIPI_DSI_TX1_D0N			
S114	DSI1/LVDS_D1P	AD17	MIPI_DSI_TX1_D1P	O LVDS		Secondary DSI Panel Differential Pair Data Lines 1
S115	DSI1/LVDS_D1N	AC17	MIPI_DSI_TX1_D1N			
S117	DSI1/LVDS_D2P	AD14	MIPI_DSI_TX1_D2P	O LVDS		Secondary DSI Panel Differential Pair Data Lines 2
S118	DSI1/LVDS_D2N	AC14	MIPI_DSI_TX1_D2N			
S120	DSI1/LVDS_D3P	AD12	MIPI_DSI_TX1_D3P	O LVDS		Secondary DSI Panel Differential Pair Data Lines 3
S121	DSI1/LVDS_D3N	AE12	MIPI_DSI_TX1_D3N			
S116	LCD1_VDD_EN	AB9	GPIO4_D2_D	O CMOS 1.8V		Secondary Panel Power Enable
S107	LCD1_BKLT_EN	G23	I2S2_MCLK_M0/ETH0_REFCLKO_25M/UART7_RTSN_M0/SPI2_CLK_M0/GPIO2_C1_D	O CMOS 1.8V		Secondary Panel Backlight Enable
S122	LCD1_BKLT_PWM	AH26	PWM0_M0/CPUAVS/GPIO0_B7_D	O CMOS 1.8V		Secondary Panel Brightness Control
S113	DSI1_TE	E20	I2S1_SDO2_M0/I2S1_SDI2_M0/PDM_SDI2_M0/PCIE20_WAKEN_M2/ACODEC_ADC_SYNC/GPIO1_B1_D	I CMOS 1.8V	1M PD	Secondary DSI Panel Tearing Effect Signal
S140	I2C_LCD_DAT	AB20	I2C1_SDA/CAN0_RX_M0/PCIE20_BUTTONRSTN/MCU_JTAG_TCK/GPIO0_B4_U	I/O CMOS 1.8V	PU 2k2	DDC Data Line Used for Flat Panel Detection and Control
S139	I2C_LCD_CK	AG24	I2C1_SCL/CAN0_TX_M0/PCIE30X1_BUTTONRSTN/MCU_JTAG_TDO/GPIO0_B3_U	I/O CMOS 1.8V	PU 2k2	DDC Clock Line Used for Flat Panel Detection and Control

Выводы интерфейса MIPI CSI0

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S6	CAM_MCK	AC3	GMAC1_MDC_M0/PWM14_M0/UART7_TX_M1/PDM_CLK1_M2/ VOP_PWM_M1/GPIO3_C4_D	O CMOS 1.8V		Master clock output
S5	CSI0_I2C_SCL	E18	I2C3_SCL_M0/UART3_TX_M0/CAN1_TX_M0/AUDIOPWM_LOU T_N/ACODEC_ADC_CLK/GPIO1_A1_U	I/O CMOS 1.8V	PU 2.2K	I2C clock for serial camera data support link or differential data lane Доступен по умолчанию. Недоступен для модулей rev 2.1/2.2, заказанных с опцией CAN1 (P145, P146)
S7	CSI0_I2C_SDA	D18	I2C3_SDA_M0/UART3_RX_M0/CAN1_RX_M0/AUDIOPWM_LO UT_P/ACODEC_ADC_DATA/GPIO1_A0_U	I/O CMOS 1.8V	PU 2.2K	I2C data for serial camera data support link or differential data lane Доступен по умолчанию. Недоступен для модулей rev 2.1/2.2, заказанных с опцией CAN1 (P145, P146)
S8	CSI0_CLKP	AG9	MIPI_CSI_RX_CLK1P	I LVDS		CSI0 differential clock input
S9	CSI0_CLKN	AH9	MIPI_CSI_RX_CLK1N			
S11	CSI0_RX0P	AE11	MIPI_CSI_RX_D2P	I LVDS		CSI0 differential input 0 Lane 0 Опция «2 x CSI x 2 lane» - по умолчанию. Недоступно при использовании опции «1x CSI x 4 lane»
S12	CSI0_RX0N	AD11	MIPI_CSI_RX_D2N			
S14	CSI0_RX1P	AD9	MIPI_CSI_RX_D3P	I LVDS		CSI0 differential input 0 Lane 1 Опция «2 x CSI x 2 lane» - по умолчанию. Недоступно при использовании опции «1x CSI x 4 lane»
S15	CSI0_RX1N	AE9	MIPI_CSI_RX_D3N			
S1	CSI1_I2C_SCL	AC22	I2C2_SCL_M0/SPI0_CLK_M0/PCIE20_WAKEN_M0/PWM1_M1/G PIO0_B5_U	I/O CMOS 1.8V	PU 2.2K	I2C clock for serial camera data support link or differential data lane
S2	CSI1_I2C_SDA	AA20	I2C2_SDA_M0/SPI0_MOSI_M0/PCIE20_PERSTN_M0/PWM2_M1/ GPIO0_B6_U	I/O CMOS 1.8V	PU 2.2K	I2C data for serial camera data support link or differential data lane
P3	CSI1_CLKP	AG10	MIPI_CSI_RX_CLK0P	I LVDS		CSI1 differential clock input
P4	CSI1_CLKN	AH10	MIPI_CSI_RX_CLK0N			
P7	CSI1_RX0P	AG12	MIPI_CSI_RX_D0P	I LVDS		CSI1 differential input 1 Lane 0
P8	CSI1_RX0N	AH12	MIPI_CSI_RX_D0N			
P10	CSI1_RX1P	AG11	MIPI_CSI_RX_D1P	I LVDS		CSI1 differential input 1 Lane 1
P11	CSI1_RX1N	AH11	MIPI_CSI_RX_D1N			
P13	CSI1_RX2P	AE11	MIPI_CSI_RX_D2P	I LVDS		CSI1 differential input 1 Lane 2 Доступно только с опцией «1 x CSI x 4 lane» вместо опции «2x CSI x 2 lane»
P14	CSI1_RX2N	AD11	MIPI_CSI_RX_D2N			
P16	CSI1_RX3P	AD9	MIPI_CSI_RX_D3P	I LVDS		CSI1 differential input 1 Lane 3 Доступно только с опцией «1 x CSI x 4 lane» вместо опции «2x CSI x 2 lane»
P17	CSI1_RX3N	AE9	MIPI_CSI_RX_D3N			

Выводы интерфейса PCI Express

Номер вывода разъема SMARC	Наименование вывода разъемаSMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P83	PCIE_A_REFCK+		См. описание справа	O PCIE		Differential PCIe Link A reference clock output Выход микросхемы PI6CG18401ZHIEX (D17)
P84	PCIE_A_REFCK-		См. описание справа			
P86	PCIE_A_RX+	AC28	PCIE30_RX0P	I PCIE		Differential PCIe link A receive data pair
P87	PCIE_A_RX-	AC27	PCIE30_RX0N			
P89	PCIE_A_TX+	AA28	PCIE30_TX0P	O PCIE		Differential PCIe link A transmit data pair
P90	PCIE_A_TX-	AA27	PCIE30_TX0N			
P78	PCIE_A_CLKREQ-		См. описание справа	IO OD CMOS 3.3V	PU 10k	PCIe Port A clock request Вход микросхемы PI6CG18401ZHIEX (D17)
P75	PCIE_A_RST-	AD20	PWM7_IR/SPI0_CS0_M0/PCIE30X2_PERSTN_M0/GPIO0_C6_D	O CMOS 3.3V		PCIe Port A reset output
S84	PCIE_B_REFCK+		См. описание справа	O PCIE		Differential PCIe Link B reference clock output Выход микросхемы PI6CG18401ZHIEX (D17)
S85	PCIE_B_REFCK-		См. описание справа			
S87	PCIE_B_RX+	AD28	PCIE30_RX1P	I PCIE		Differential PCIe link B receive data pair
S88	PCIE_B_RX-	AD27	PCIE30_RX1N			
S90	PCIE_B_TX+	AB28	PCIE30_TX1P	O PCIE		Differential PCIe link B transmit data pair
S91	PCIE_B_TX-	AB27	PCIE30_TX1N			
P77	PCIE_B_CLKREQ-		См. описание справа	IO OD CMOS 3.3V	PU 10k	PCIe Port B clock request Вход микросхемы PI6CG18401ZHIEX (D17)
S76	PCIE_B_RST-	AE23	PWM4/VOP_PWM_M0/PCIE30X1_PERSTN_M0/MCU_JTAG_TRS TN/GPIO0_C3_D	O CMOS 3.3V		PCIe Port B reset output
P80	PCIE_C_REFCK+	V24	PCIE20_REFCLKP	O PCIE		Differential PCIe Link C reference clock output Доступно, начиная с rev 2.2
P81	PCIE_C_REFCK-	V25	PCIE20_REFCLKN			
S78	PCIE_C_RX+	Y27	PCIE20_RXP/SATA2_RXP/QSGMII_RXP_M1	I PCIE		Differential PCIe link C receive data pair
S79	PCIE_C_RX-	Y28	PCIE20_RXN/SATA2_RXN/QSGMII_RXN_M1			
S81	PCIE_C_TX+	W27	PCIE20_TXP/SATA2_TXP/QSGMII_TXP_M1	O PCIE		Differential PCIe link C transmit data pair
S82	PCIE_C_TX-	W28	PCIE20_TXN/SATA2_TXN/QSGMII_TXN_M1			
S77	PCIE_C_RST#	AG27	REFCLK_OUT/GPIO0_A0_D	O CMOS 3.3V		PCIe Port C reset output
S32	PCIE_D_RX+		См. описание справа	I PCIE		Differential PCIe link C receive data pair НЕ РЕАЛИЗОВАНО
S33	PCIE_D_RX-		См. описание справа			
S29	PCIE_D_TX+		См. описание справа	O PCIE		Differential PCIe link C transmit data pair НЕ РЕАЛИЗОВАНО
S30	PCIE_D_TX-		См. описание справа			
S146	PCIE_WAKE#	AC21	PWM6/SPI0_MISO_M0/PCIE30X2_WAKEN_M0/GPIO0_C5_D	I OD CMOS 3.3V	PU 10k	PCIe wake up interrupt to host – common to PCIe links A, B, C, D

Выводы интерфейса USB

Номер вывода разъема MARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P63	USB0_VBUS_DET	M24	USB3_OTG0_ID	I CMOS 5V		Input Pin to Announce OTG Device Insertion on USB 2.0 Port
P60	USB0+	P27	USB3_OTG0_DP	I/O USB		USB Differential Data Pairs for Port 0
P61	USB0-	P28	USB3_OTG0_DN			
P64	USB0_OTG_ID	L23	GPIO	I CMOS 1.8V	PU 10k	Input Pin to Announce OTG Device Insertion on USB 2.0 Port Аппаратная поддержка не реализована, доступно программное управление Device/HOST в соответствии с DTS
P62	USB0_EN_OC#	V7 - OC# AF25 – EN#	GMAC1_RXD1_M1/SPI3_MISO_M0/I2S1_SDO1_M1/CAM_CLKO UT1/EBC_SDCE2/GPIO4_B0_D	I/O OD CMOS 3.3V	PU 10k	USB Over-Current Sense for Port 0 Pulled low by Module OD driver to disable USB0 power. Pulled low by Carrier OD driver to indicate over-current situation.
P65	USB1+	R2	USB2_HOST2_DP	I/O USB		USB Differential Data Pairs for Port 1
P66	USB1-	R1	USB2_HOST2_DN			
P67	USB1_EN_OC#	AA2 - OC# AF25 – EN#	GMAC1_RXD2_M1/PDM_SDI1_M1/CIF_D11/EBC_SDDO11/GPIO 4_A1_D	I/O OD CMOS 3.3V	PU 10k	USB Over-Current Sense for Port 1 Pulled low by Module OD driver to disable USB0 power. Pulled low by Carrier OD driver to indicate over-current situation.
P69	USB2+	P24	USB2_HOST1_DP	I/O USB		USB Differential Data Pairs for Port 2
P70	USB2-	P25	USB2_HOST1_DN			
S71	USB2_SSTX+	V28	USB3_HOST1_SSTXP/SATA1_TXP/QSGMII_TXP_M0	O USB SS		Transmit Signal Differential Pairs for SuperSpeed on Port 2
S72	USB2_SSTX-	V27	USB3_HOST1_SSTXN/SATA1_TXN/QSGMII_TXN_M0			
S74	USB2_SSRX+	U28	USB3_HOST1_SSRXP/SATA1_RXP/QSGMII_RXP_M	I USB SS		Receive Signal Differential Pairs for SuperSpeed on Port 2
S75	USB2_SSRX-	U27	USB3_HOST1_SSRXN/SATA1_RXN/QSGMII_RXN_M0			
P71	USB2_EN_OC#	Y4 - OC# AF25 – EN#	GMAC1_RXD3_M1/UART7_TX_M2/PDM_SDI2_M1/CIF_D12/EB C_SDDO12/GPIO4_A2_D	I/O OD CMOS 3.3V	PU 10k	USB Over-Current Sense for Port 2 Pulled low by Module OD driver to disable USB0 power. Pulled low by Carrier OD driver to indicate over-current situation.
S68	USB3+	T2	USB2_HOST3_DP	I/O USB		USB Differential Data Pairs for Port 3
S69	USB3-	T1	USB2_HOST3_DM			
S104	USB3_OTG_ID	-	-			не поддерживается
S37	USB3_VBUS_DET	M24	USB3_OTG0_VBUSDET	I USB VBUS 5V		USB Port 3 Host Power Detection.
S62	USB3_SSTX+	T28	USB3_OTG0_SSTXP/SATA0_TXP	O USB SS		Transmit Signal Differential Pairs for SuperSpeed on Port 3 В rev 2.1/2.2 мультиплексирован с SATA (P48-P51). Программное управление через DTS выводом процессора AG25 GPIO0_A7_U (0 – SATA, 1 - USB) По умолчанию - USB
S63	USB3_SSTX-	T27	USB3_OTG0_SSTXN/SATA0_TXN			
S65	USB3_SSRX+	R28	USB3_OTG0_SSRXP/SATA0_RXP	I USB SS		Receive Signal Differential Pairs for SuperSpeed on Port 3 В rev 2.1/2.2 мультиплексирован с SATA (P48-P51). Программное управление через DTS выводом процессора AG25 GPIO0_A7_U (0 – SATA, 1 - USB) По умолчанию - USB
S66	USB3_SSRX-	R27	USB3_OTG0_SSRXN/SATA0_RXN			
P74	USB3_EN_OC#	U4 - OC# AF25 – EN#	GMAC1_MDIO_M1/I2S2_SCLK_TX_M1/CIF_VSYNC/EBC_SDOE /GPIO4_B7_D	I/O OD CMOS 3.3V	PU 10k	USB Over-Current Sense for Port 3 Pulled low by Module OD driver to disable USB0 power. Pulled low by Carrier OD driver to indicate over-current situation.
S35	USB4+	-	-	I/O USB		USB Differential Data Pairs for Port 4 НЕ РЕАЛИЗОВАНО
S36	USB4-	-	-			
P76	USB4_EN_OC#	-	-	I/O OD CMOS 3.3V		USB Over-Current Sense for Port 4 НЕ РЕАЛИЗОВАНО
S59	USB5+	-	-	I/O USB		USB Differential Data Pairs for Port 5

Номер вывода разъема MARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S60	USB5-	-	-			НЕ РЕАЛИЗОВАНО
S55	USB5_EN_OC#	-	-	I/O OD CMOS 3.3V		USB Over-Current Sense for Port 5 НЕ РЕАЛИЗОВАНО

Выводы интерфейса Ethernet

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P30 P29	GBE0_MDI0+ GBE0_MDI0-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 0: Media Dependent Interface Differential Pairs 0 Выводы микросхемы RTL8211FI-VD-CG (D5)
P27 P26	GBE0_MDI1+ GBE0_MDI1-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 0: Media Dependent Interface Differential Pairs 1 Выводы микросхемы RTL8211FI-VD-CG (D5)
P24 P23	GBE0_MDI2+ GBE0_MDI2-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 0: Media Dependent Interface Differential Pairs 2 Выводы микросхемы RTL8211FI-VD-CG (D5)
P20 P19	GBE0_MDI3+ GBE0_MDI3-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 0: Media Dependent Interface Differential Pairs 3 Выводы микросхемы RTL8211FI-VD-CG (D5)
P21	GBE0_LINK100#	-	-	O OD CMOS 3.3V		Link Speed Indication LED for GBE0 100Mbps Выход микросхемы RTL8211FI-VD-CG (D5)
P22	GBE0_LINK1000#	-	-	O OD CMOS 3.3V		Link Speed Indication LED for GBE0 1000Mbps Выход микросхемы RTL8211FI-VD-CG (D5)
P25	GBE0_LINK_ACT#	-	-	O OD CMOS 3.3V		Link / Activity Indication LED Driven Low on Link (10, 100 or 1000 Mbps) Blinks on Activity Выход микросхемы RTL8211FI-VD-CG (D5)
P28	GBE0_CTREF	-	-	Analog 0 to 3.3V		Center-Tap Reference Voltage for Carrier Board Ethernet Magnetic НЕ РЕАЛИЗОВАНО
P6	GBE0_SDP	-	-	I/O CMOS 3.3V		IEEE 1588 Trigger Signal for Hardware Implementation of PTP НЕ РЕАЛИЗОВАНО
S17 S18	GBE1_MDI0+ GBE1_MDI0-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 1: Media Dependent Interface Differential Pairs 0 Выводы микросхемы RTL8211FI-VD-CG (D6)
S20 S21	GBE1_MDI1+ GBE1_MDI1-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 1: Media Dependent Interface Differential Pairs 1 Выводы микросхемы RTL8211FI-VD-CG (D6)
S23 S24	GBE1_MDI2+ GBE1_MDI2-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 1: Media Dependent Interface Differential Pairs 2 Выводы микросхемы RTL8211FI-VD-CG (D6)
S26 S27	GBE1_MDI3+ GBE1_MDI3-	-	-	I/O GBE MDI		Gigabit Ethernet Controller 1: Media Dependent Interface Differential Pairs 3 Выводы микросхемы RTL8211FI-VD-CG (D6)
S19	GBE1_LINK100#	-	-	O OD CMOS 3.3V		Link Speed Indication LED for GBE0 100Mbps Выход микросхемы RTL8211FI-VD-CG (D6)
S22	GBE1_LINK1000#	-	-	O OD CMOS 3.3V		Link Speed Indication LED for GBE0 1000Mbps5 Выход микросхемы RTL8211FI-VD-CG (D6)
S31	GBE1_LINK_ACT#	-	-	O OD CMOS 3.3V		Link / Activity Indication LED Driven Low on Link (10, 100 or 1000 Mbps) Blinks on Activity Выход микросхемы RTL8211FI-VD-CG (D6)
S28	GBE1_CTREF	-	-	Analog 0 to 3.3V		Center-Tap Reference Voltage for Carrier Board Ethernet Magnetic НЕ РЕАЛИЗОВАНО
P5	GBE1_SDP	-	-	I/O CMOS 3.3V		IEEE 1588 Trigger Signal for Hardware Implementation of PTP НЕ РЕАЛИЗОВАНО
S45	MDIO_CLK	H24	GMAC0_MDC/I2S2_LRCK_TX_M0/UART9_RTSN_M0/SPI2_MOS I_M0/GPIO2_C3_D	O CMOS 1.8V		MDIO Signals to Configure Possible PHYs
S46	MDIO_DAT	H23	GMAC0_MDIO/I2S2_SDO_M0/UART9_CTSN_M0/SPI2_CS0_M0/ GPIO2_C4_D	I/O OD CMOS 1.8V		MDIO Signals to Configure Possible PHYs

Выводы интерфейса SATA

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P48	SATA_TX+	T28	USB3_OTG0_SSTXP/SATA0_TXP	O SATA		Serial ATA Channel 0 Transmit Output Differential Pair В rev 2.1/2.2 мультиплексирован с USB3 (S62-S66). Программное управление через DTS выводом процессора AG25 GPIO0_A7_U (0 – SATA, 1 - USB) По умолчанию - USB
P49	SATA_TX-	T27	USB3_OTG0_SSTXN/SATA0_TXN			
P51	SATA_RX+	R28	USB3_OTG0_SSRXP/SATA0_RXP	I SATA		Serial ATA Channel 0 Receive Input Differential Pair В rev 2.1/2.2 мультиплексирован с USB3 (S62-S66). Программное управление через DTS выводом процессора AG25 GPIO0_A7_U (0 – SATA, 1 - USB) По умолчанию - USB
P52	SATA_RX-	R27	USB3_OTG0_SSRXN/SATA0_RXN			
S54	SATA_ACT#	AH7	EDP_HPDIN_M0/SPDIF_TX_M2/SATA2_ACT_LED/PCIE30X2_PE RSTN_M2/I2S3_LRCK_M1/GPIO4_C4_D	O OD CMOS 3.3V		SATA Activity Indicator

Выводы интерфейса UART (Asynchronous Serial Ports)

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P129	SER0_TX	AF23	PWM2_M0/NPUAVS/UART0_TX/MCU_JTAG_TDI/GPIO0_C1_D	O CMOS 1.8V		Asynchronous Serial Data Output Port 0
P130	SER0_RX	AD22	PWM1_M0/GPUAVS/UART0_RX/GPIO0_C0_D	I CMOS 1.8V		Asynchronous Serial Data Input Port 0
P131	SER0_RTS#	AD21	PWM5/SPI0_CS1_M0/UART0_RTSN/GPIO0_C4_D	O CMOS 1.8V		Request to Send Handshake Line for Port 0
P132	SER0_CTS#	AH25	HDMITX_CEC_M1/PWM0_M1/UART0_CTSN/GPIO0_C7_D	I CMOS 1.8V		Clear to Send Handshake Line for Port 0
P134	SER1_TX	AH24	UART2_TX_M0/GPIO0_D1_U	O CMOS 1.8V		Asynchronous Serial Data Output Port 1
P135	SER1_RX	AC20	UART2_RX_M0/GPIO0_D0_U	I CMOS 1.8V		Asynchronous Serial Data Input Port 1
P136	SER2_TX	Y6	GMAC1_TXD2_M1/UART1_TX_M1/PDM_CLK0_M1/CIF_D8/EB C_SDDO8/GPIO3_D6_D	O CMOS 1.8V		Asynchronous Serial Data Output Port 2 Доступно только в случае без опции Bluetooth
P137	SER2_RX	Y5	GMAC1_TXD3_M1/UART1_RX_M1/PDM_SDI0_M1/CIF_D9/EBC _SDDO9/GPIO3_D7_D	I CMOS 1.8V		Asynchronous Serial Data Input Port 2 Доступно только в случае без опции Bluetooth
P138	SER2_RTS#	U5	GMAC1_MDC_M1/UART1_RTSN_M1/I2S2_MCLK_M1/CIF_HRE F/EBC_SDLE/GPIO4_B6_D	O CMOS 1.8V		Request to Send Handshake Line for Port 2 Доступно только в случае без опции Bluetooth
P139	SER2_CTS#	U2	GMAC1_MCLKINOUT_M1/UART1_CTSN_M1/I2S2_SCLK_RX_ M1/CIF_CLKIN/EBC_SDCLK/GPIO4_C1_D	I CMOS 1.8V		Clear to Send Handshake Line for Port 2 Доступно только в случае без опции Bluetooth
P140	SER3_TX	C20	I2S1_LRCK_RX_M0/UART4_TX_M0/PDM_CLK0_M0/AUDIOPW M_ROUT_P/GPIO1_A6_D	O CMOS 1.8V		Asynchronous Serial Data Output Port 3
P141	SER3_RX	F18	I2S1_SCLK_RX_M0/UART4_RX_M0/PDM_CLK1_M0/SPDIF_TX_ M0/GPIO1_A4_D	I CMOS 1.8V		Asynchronous Serial Data Input Port 3

Выводы интерфейса SDMMC (SDIO Card (4 bit))

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P36	SDIO_CK	H28	SDMMC0_CLK/TEST_CLKOUT/UART5_TX_M0/CAN0_RX_M1/GPIO2_A2_D	O CMOS 3.3V		SDIO Clock. With each cycle of this signal a one-bit transfer on the command and each data line occurs
P34	SDIO_CMD	H27	SDMMC0_CMD/PWM10_M1/UART5_RX_M0/CAN0_TX_M1/GPIO2_A1_U	I/O CMOS 3.3V		SDIO Command/Response. This signal is used for card initialization and for command transfers. During initialization mode this signal is open drain. During command transfer this signal is in push-pull mode.
P39	SDIO_D0	J25	SDMMC0_D0/UART2_TX_M1/UART6_TX_M1/PWM8_M1/GPIO1_D5_U	I/O CMOS 3.3V		SDIO Data lines 0
P40	SDIO_D1	J24	SDMMC0_D1/UART2_RX_M1/UART6_RX_M1/PWM9_M1/GPIO1_D6_U	I/O CMOS 3.3V		SDIO Data lines 1
P41	SDIO_D2	H26	SDMMC0_D2/ARMJTAG_TCK/UART5_CTSN_M0/GPIO1_D7_U	I/O CMOS 3.3V		SDIO Data lines 2
P42	SDIO_D3	J23	SDMMC0_D3/ARMJTAG_TMS/UART5_RTSN_M0/GPIO2_A0_U	I/O CMOS 3.3V		SDIO Data lines 3
P33	SDIO_WP	AE24	GPU_PWREN/SATA_CP_POD/PCIE30X2_CLKREQN_M0/GPIO0_A6_D	I OD CMOS 3.3V	PU 10k	SDIO Write Protect. This signal denotes the state of the write-protect tab on SD cards.
P35	SDIO_CD#	Y22	SDMMC0_DET/SATA_CP_DET/PCIE30X1_CLKREQN_M0/GPIO0_A4_U	I OD CMOS 3.3V	PU 10k	SDIO Card Detect. This signal indicates when a SDIO/MMC card is present.
P37	SDIO_PWR_EN			O CMOS 3.3V	PU 10k	SDIO Power Enable. This signal is used to enable the power being supplied to a SD/MMC card device.

Выводы интерфейса SPI

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P44	SPI0_CK	AH4	SPI2_CLK_M1/UART8_RX_M1/I2S1_SDO1_M2/LCDC_CLK/VOP_BT656_CLK_M0/GPIO3_A0_D	O CMOS 1.8V		SPI0 Clock
P45	SPI0_DIN	AH5	SPI2_MISO_M1/UART8_TX_M1/I2S1_SDO0_M2/LCDC_D7/VOP_BT656_D7_M0/GPIO2_D7_D	I CMOS 1.8V		SPI0 Master input / Slave output
P46	SPI0_DO	AD6	SPI2_MOS1_M1/PCIE30X2_PERSTN_M1/I2S1_SDI3_M2/LCDC_D6/VOP_BT656_D6_M0/GPIO2_D6_D	O CMOS 1.8V		SPI0 Master output / Slave input
P43	SPI0_CS0#	AF6	SPI2_CS0_M1/PCIE30X2_WAKEN_M1/I2S1_SDI2_M2/LCDC_D5/VOP_BT656_D5_M0/GPIO2_D5_D	O CMOS 1.8V		SPI0 Master Chip Select 0
P31	SPI0_CS1#	AF5	SPI2_CS1_M1/PCIE30X2_CLKREQN_M1/I2S1_SDI1_M2/LCDC_D4/VOP_BT656_D4_M0/GPIO2_D4_D	O CMOS 1.8V		SPI0 Master Chip Select 1

Выводы интерфейса I2S0

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S38	AUDIO_MCK	A19	I2S1_MCLK_M0/UART3_RTSN_M0/SCR_CLK/PCIE30X1_PERSTN_M2/GPIO1_A2_D	O CMOS 1.8V		Master Clock Output to I2S Codec
S39	I2S0_LRCK	A20	I2S1_LRCK_TX_M0/UART4_RTSN_M0/SCR_RST/PCIE30X1_CLKREQN_M2/ACODEC_DAC_SYNC/GPIO1_A5_D	I/O CMOS 1.8V		I2S0 Left & Right Synchronization Clock
S40	I2S0_SDOUT	B20	I2S1_SDO0_M0/UART4_CTSN_M0/SCR_DET/AUDIOPWM_ROUT_N/ACODEC_DAC_DATA1/GPIO1_A7_D	O CMOS 1.8V		I2S0 Digital Audio Output
S41	I2S0_SDIN	B21	I2S1_SDI0_M0/PDM_SDI0_M0/GPIO1_B3_D	I CMOS 1.8V		I2S0 Digital Audio Input
S42	I2S0_CK	B19	I2S1_SCLK_TX_M0/UART3_CTSN_M0/SCR_IO/PCIE30X1_WAKEN_M2/ACODEC_DAC_CLK/GPIO1_A3_D	I/O CMOS 1.8V		I2S0 Digital Audio Clock

Выводы интерфейса I2S2/HDA

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S50	HDA_SYNC/I2S2_LRCK					НЕ РЕАЛИЗОВАНО
S51	HDA_SDO/I2S2_SDOUT					НЕ РЕАЛИЗОВАНО
S52	HDA_SDI/I2S2_SDIN					НЕ РЕАЛИЗОВАНО
S53	HDA_CK/I2S2_CK					НЕ РЕАЛИЗОВАНО

Выводы интерфейса CAN

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P143	CAN0_TX	V5	I2C2_SCL_M1/CAN2_TX_M0/I2S1_SDO3_M1/EBC_SDSHR/GPIO4_B5_D	O CMOS 1.8V		CAN Port 0 Transmit Output
P144	CAN0_RX	V6	I2C2_SDA_M1/CAN2_RX_M0/ISP_FLASH_TRIGIN/VOP_BT656_CLK_M1/EBC_GDSP/GPIO4_B4_D	I CMOS 1.8V		CAN Port 0 Receive Input
P145	CAN1_TX	E18	I2C3_SCL_M0/UART3_TX_M0/CAN1_TX_M0/AUDIOPWM_LOUT_N/ACODEC_ADC_CLK/GPIO1_A1_U	O CMOS 1.8V		CAN Port 1 Transmit Output По умолчанию для rev 2.1/2.2 CAN (P145, P146) недоступен Заказная опция вместо CSI0_I2C (S5, S6)
P146	CAN1_RX	D18	I2C3_SDA_M0/UART3_RX_M0/CAN1_RX_M0/AUDIOPWM_LOUT_P/ACODEC_ADC_DATA/GPIO1_A0_U	I CMOS 1.8V		CAN Port 1 Receive Input По умолчанию для rev 2.1/2.2 CAN (P145, P146) недоступен Заказная опция вместо CSI0_I2C (S5, S6)

Выводы интерфейса GPIO

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P108	GPIO0 / CAM0_PWR#	AC7	SPI0_CLK_M1/PCIE30X1_WAKEN_M1/I2S1_SDI0_M2/LCDC_D3/VOP_BT656_D3_M0/GPIO2_D3_D	I/O CMOS 1.8V		GPIO Pin 0 Preferred Output Alternative use: CAM0_PWR#
P109	GPIO1 / CAM1_PWR#	AG6	SPI0_MISO_M1/PCIE20_CLKREQN_M1/I2S1_MCLK_M2/LCDC_D0/VOP_BT656_D0_M0/GPIO2_D0_D	I/O CMOS 1.8V		GPIO Pin 1 Preferred Output Alternative use: CAM1_PWR#
P110	GPIO2 / CAM0_RST#	AD7	SPI0_MOSI_M1/PCIE20_WAKEN_M1/I2S1_SCLK_TX_M2/LCDC_D1/VOP_BT656_D1_M0/GPIO2_D1_D	I/O CMOS 1.8V		GPIO Pin 2 Preferred Output Alternative use: CAM0_RST#
P111	GPIO3 / CAM1_RST#	AC8	SPI0_CS0_M1/PCIE30X1_CLKREQN_M1/I2S1_LRCK_TX_M2/LCD_C_D2/VOP_BT656_D2_M0/GPIO2_D2_D	I/O CMOS 1.8V		GPIO Pin 3 Preferred Output Alternative use: CAM1_RST#
P112	GPIO4 / HDA_RST#	AE8	PWM13_M1/SPI3_CS0_M1/SATA0_ACT_LED/UART9_RX_M1/I2S3_SDI_M1/GPIO4_C6_D	I/O CMOS 1.8V		GPIO Pin 4 Preferred Output Alternative use: HDA_RST#
P113	GPIO5 / PWM_OUT	AF8	PWM14_M1/SPI3_CLK_M1/CAN1_RX_M1/PCIE30X2_CLKREQN_M2/I2S3_MCLK_M1/GPIO4_C2_D	I/O CMOS 1.8V		GPIO Pin 5 Preferred Output Alternative use: PWM_OUT
P114	GPIO6 / TACHIN	AD8	PWM12_M1/SPI3_MISO_M1/SATA1_ACT_LED/UART9_TX_M1/I2S3_SDO_M1/GPIO4_C5_D	I/O CMOS 1.8V		GPIO Pin 6 Preferred Input Alternative use: TACHIN
P115	GPIO7	AA11	PWM15_IR_M1/SPI3_MOSI_M1/CAN1_TX_M1/PCIE30X2_WAKE_N_M2/I2S3_SCLK_M1/GPIO4_C3_D	I/O CMOS 1.8V		GPIO Pin 7 Preferred Input
P116	GPIO8	AC4	SPI1_CLK_M1/UART5_RX_M1/I2S1_SCLK_RX_M2/LCDC_DEN/VOP_BT1120_D15/GPIO3_C3_D	I/O CMOS 1.8V		GPIO Pin 8 Preferred Input
P117	GPIO9	AA7	SPI1_MISO_M1/UART5_TX_M1/I2S1_SDO3_M2/LCDC_VSYNC/VOP_BT1120_D14/GPIO3_C2_D	I/O CMOS 1.8V		GPIO Pin 9 Preferred Input
P118	GPIO10	AD1	SPI1_MOSI_M1/PCIE20_PERSTN_M1/I2S1_SDO2_M2/LCDC_HSYNC/VOP_BT1120_D13/GPIO3_C1_D	I/O CMOS 1.8V		GPIO Pin 10 Preferred Input
P119	GPIO11	AB8	SPI1_CS0_M1/PCIE30X1_PERSTN_M1/SDMMC2_D0_M1/LCDC_D8/VOP_BT1120_D0/GPIO3_A1_D	I/O CMOS 1.8V		GPIO Pin 11 Preferred Input
S142	GPIO12	AD25	GPIO0_D5_D	I/O CMOS 1.8V		GPIO Pin 12 Preferred Input
S123	GPIO13	W1	GMAC1_RXD0_M1/SPI3_CS1_M0/I2S1_LRCK_RX_M1/CAM_CLKOUT0/EBC_SDCE1/GPIO4_A7_D	I/O CMOS 1.8V		GPIO Pin 13 Preferred Input

Выводы интерфейса eSPI

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P56	ESPI_CLK	A22	FSPI_CLK/FLASH_ALE/GPIO1_D0_D	O CMOS 1.8V		ESPI Master Clock Output <i>Доступно только для заказной аппаратной опции «без QSPI Flash на модуле»</i>
P58	ESPI_IO_0	C24	FSPI_D0/FLASH_RDY/GPIO1_D1_U	I/O CMOS 1.8V		ESPI Master Data Input / Output 0 <i>Доступно только для заказной аппаратной опции «без QSPI Flash на модуле»</i>
P57	ESPI_IO_1	D23	FSPI_D1/FLASH_RDN/GPIO1_D2_U	I/O CMOS 1.8V		ESPI Master Data Input / Output 1 <i>Доступно только для заказной аппаратной опции «без QSPI Flash на модуле»</i>
S56	ESPI_IO_2	F20	FSPI_D2/FLASH_WPN/EMMC_RSTN/GPIO1_C7_D	I/O CMOS 1.8V		ESPI Master Data Input / Output 2 <i>Доступно только для заказной аппаратной опции «без QSPI Flash на модуле»</i>
S57	ESPI_IO_3	A27	FSPI_D3/FLASH_CS1N/GPIO1_D4_U	I/O CMOS 1.8V		ESPI Master Data Input / Output 3 <i>Доступно только для заказной аппаратной опции «без QSPI Flash на модуле»</i>
P54	ESPI_CS0#	C23	FSPI_CS0N/FLASH_CS0N/GPIO1_D3_U	O CMOS 1.8V		ESPI1 Master Chip Select 0 <i>Доступно только для заказной аппаратной опции «без QSPI Flash на модуле»</i>
P55	ESPI_CS1#	AC24	GPIO0_D6_D	I/O CMOS 1.8V		ESPI1 Master Chip Select 1 Реализовано как GPIO
S43	ESPI_ALERT0#	AC2	GMAC1_MDIO_M0/PWM15_IR_M0/SPDIF_TX_M1/UART7_RX_M1/I2S1_LRCK_RX_M2/GPIO3_C5_D	I OD CMOS 1.8V	PU 4.7k	ESPI ALERT Реализовано как GPIO
S44	ESPI_ALERT1#	E26	CLK32K_OUT1/UART8_RX_M0/SPI1_CS1_M0/GPIO2_C6_D	I OD CMOS 1.8V	PU 4.7k	ESPI ALERT Реализовано как GPIO
S58	ESPI_RESET#	U3	CIF_CLKOUT/EBC_GDCLK/PWM11_IR_M1/GPIO4_C0_D	O CMOS 1.8V		ESPI Reset Реализовано как GPIO

Служебные сигналы (Management Pins)

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S48	I2C_GP_CLK	E25	I2C4_SCL_M1/SDMMC1_DET/UART8_CTSN_M0/CAN2_TX_M1/GPIO2_B2_U	I/O CMOS 1.8V	PU 2k2	General Purpose I2C Clock Signal
S49	I2C_GP_DAT	D26	I2C4_SDA_M1/SDMMC1_PWREN/UART8_RTSN_M0/CAN2_RX_M1/GPIO2_B1_D	I/O CMOS 1.8V	PU 2k2	General Purpose I2C Data Signal
P121	I2C_PM_CLK	AF24	I2C0_SCL/GPIO0_B1_U	I/O CMOS 1.8V	PU 2k2	Power management I2C bus CLK
P122	I2C_PM_DAT	AB21	I2C0_SDA/GPIO0_B2_U	I/O CMOS 1.8V	PU 2k2	Power management I2C bus DATA
P1	SMB_ALERT#	AD23	CLK32K_IN/CLK32K_OUT0/PCIE30X2_BUTTONRSTN/GPIO0_B0_U	I OD CMOS 1.8V	PU 2k2	SMBus Alert# (Interrupt) Signal
S156	BATLOW#	-	См. описание справа	I OD CMOS 1.8V	PU 10k	Battery low indication to Module. Carrier to float the line in inactive state Вход ВМС (D22), порт PB6
S154	CARRIER_PWR_ON	-	См. описание справа	O CMOS 1.8V		Carrier Board circuits (apart from power management and power path circuits) <i>should not</i> be powered up until the Module asserts the CARRIER_PWR_ON signal. Выход ВМС (D22), порт PB1
S153	CARRIER_STBY#	-	См. описание справа	O CMOS 1.8V		The Module <i>shall</i> drive this signal low when the system is in a standby power state. Выход ВМС (D22), порт PB3
S152	CHARGER_PRSNT#	-	-	-	-	НЕ РЕАЛИЗОВАНО
S151	CHARGING#	-	-	-	-	НЕ РЕАЛИЗОВАНО
S150	VIN_PWR_BAD#	-	См. описание справа	I OD CMOS VDD_IN	PU 10k	Power bad indication from Carrier Board. Module and Carrier power supplies (other than Module and Carrier power supervisory circuits) <i>shall not</i> be enabled while this signal is held low by the Carrier. Вход ВМС (D22), порт PB0
S149	SLEEP#	-	См. описание справа	I OD CMOS 1.8V	PU 10k	Sleep indicator from Carrier Board. <i>May</i> be sourced from user Sleep button or Carrier logic. Carrier to float the line in in-active state. Active low, level sensitive. Вход ВМС (D22), порт PB7
S148	LID#	-	См. описание справа	I OD CMOS 1.8V	PU 10k	Lid open/close indication to Module. Low indicates lid closure (which system may use to initiate a sleep state). Carrier to float the line in in-active state. Active low, level sensitive Вход ВМС (D22), порт PB2
P128	POWER_BTN#	-	См. описание справа	I OD CMOS 1.8V	PU 10k	Power-button input from Carrier Board. Carrier to float the line in in-active state. Active low, level sensitive. Вход ВМС (D22), порт PB4

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P126	RESET_OUT#	-	См. описание справа	O CMOS 1.8V		General purpose reset output to Carrier Board. Выход BMC (D22), порт PA8
P127	RESET_IN#	-	См. описание справа	I OD CMOS 1.8V	PU 10k	Reset input from Carrier Board. Carrier drives low to force a Module reset, floats the line otherwise Вход BMC (D22), порт PA7
S157	TEST#	D24	SARADC_IN2	I OD CMOS 1.8V		Held Low by Carrier to Invoke Module Vendor Specific Test Functions GPIO

Сигналы выбора загрузки (Boot Select)

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P123	BOOT_SEL0#	-	-	I OD CMOS 1.8V	PU 10k	Input straps determine the Module boot device Вход BMC (D22), порт PA4..PA6
P124	BOOT_SEL1#	-	-	I OD CMOS 1.8V	PU 10k	
P125	BOOT_SEL2#	-	-	I OD CMOS 1.8V	PU 10k	
S155	FORCE_RECOV#	-	-	I OD CMOS 1.8V	PU 10k	Low on this pin allows non-protected segments of Module boot device to be rewritten / restored from an external USB Host on Module USB0. The Module USB0 operates in Client Mode when in the Force Recovery function is invoked. Pulled high on the Module. For SOC's that do not implement a USB based Force Recovery functions, then a low on the Module FORCE_RECOV# pin may invoke the SOC native Force Recovery mode – such as over a Serial Port. For x86 systems this signal may be used to load BIOS defaults. Pulled up on Module. Driven by OD part on Carrier. Вход BMC (D22), порт PF0

Сигнал Watchdog

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
S145	WDT_TIME_OUT#	-	-	WATCHDOG		Watch-Dog-Timer Output, low active Выход BMC (D22), порт PB8

Сигналы GND

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P2, P9, P12, P15, P18, P32, P38, P47, P50, P53, P59, P68, P79, P82, P85, P88, P91, P94, P97, P100, P103, P120, P133, P142, S3, S10, S16, S25, S34, S47, S61, S64, S67, S70, S73, S80, S83, S86, S89, S92, S101, S110, S119, S124, S130, S136, S143, S158	GND	-	-	Ground		Module signal and power return, and GND reference

Сигналы PWR

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P147, P148, P149, P150, P151, P152, P153, P154, P155, P156	VDD_IN	-	-	3.0V to 5.25V		Module power input voltage - 3.0V min to 5.25V max
S147	VDD_RTC	-	-	2.0V to 3.25V		Low current RTC circuit backup power – 3.0V nominal. May be sourced from a Carrier based lithium cell or super cap.

Сигналы RSVD

Номер вывода разъема SMARC	Наименование вывода разъема SMARC	Номер вывода процессора	Функциональное назначение вывода процессора	Тип сигнала, уровень напряжения разъема SMARC	Тип подтяжки на модуле	Описание
P72	RSVD	F22	SARADC_VIN5	I OD CMOS 1.8V		GPIO
P73	RSVD	G20	SARADC_VIN6	I OD CMOS 1.8V		GPIO
S4	RSVD	F21	SARADC_VIN4	I OD CMOS 1.8V		GPIO